

<Priority Document Translation>

JC825 U.S. PTO  
09/843355  
04/26/01

THE KOREAN INDUSTRIAL  
PROPERTY OFFICE

This is to certify that the following application  
annexed hereto is a true copy from the records of the  
Korean Industrial Property Office.

Application Number : 2000-22886 (Patent)

Date of Application : April 28, 2000

Applicant(s) : HYUNDAI ELECTRONICS INDUSTRIES CO., LTD.

November 30, 2000

COMMISSIONER

2B-5  
CERTIFIED COPY OF  
PRIORITY DOCUMENT

JC825 U.S. PTO  
09/843355  
04/26/01

대한민국 특허청  
KOREAN INDUSTRIAL  
PROPERTY OFFICE

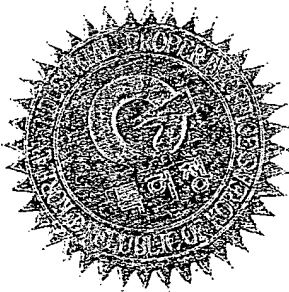
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Industrial  
Property Office.

출원번호 : 특허출원 2000년 제 22886 호  
Application Number

출원년월일 : 2000년 04월 28일  
Date of Application

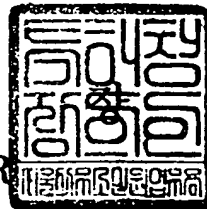
출원인 : 현대전자산업주식회사  
Applicant(s)



2000 년 11 월 30 일

특허청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2000.04.28
【발명의 명칭】	C D M A 시스템에서의 교환기 및 I W F 간 E 1 채널 할당 장치 및 그 방법
【발명의 영문명칭】	DEVICE AND METHOD FOR ALLOCATING E1 CHANNEL BETWEEN MS AND IWF IN CDMA SYSTEM
【출원인】	
【명칭】	현대전자산업주식회사
【출원인코드】	1-1998-004569-8
【대리인】	
【성명】	김 학 제
【대리인코드】	9-1998-000041-0
【포괄위임등록번호】	1999-005190-0
【대리인】	
【성명】	문 혜 정
【대리인코드】	9-1998-000192-1
【포괄위임등록번호】	1999-005189-7
【발명자】	
【성명의 국문표기】	박 상 호
【성명의 영문표기】	PARK,SANG HO
【주민등록번호】	641103-1710117
【우편번호】	467-860
【주소】	경기도 이천시 부발읍 신하리 성광아파트 3동 616호
【국적】	KR
【발명자】	
【성명의 국문표기】	채 근 직
【성명의 영문표기】	CHAI,GEUN JIK
【주민등록번호】	641010-1069626
【우편번호】	425-182
【주소】	경기도 안산시 본오2동 한양아파트 20-803호
【국적】	KR

**【발명자】****【성명의 국문표기】**

강 용 오

**【성명의 영문표기】**

KANG, YONG OH

**【주민등록번호】**

680514-1450715

**【우편번호】**

467-860

**【주소】**경기도 이천시 부발읍 아미리 699-7 현대3차 아파트  
302-410**【국적】**

KR

**【심사청구】**

청구

**【취지】**특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정  
에 의한 출원심사를 청구합니다. 대리인

김 학 제 (인) 대리인

문 혜 정 (인)

**【수수료】****【기본출원료】**

20 면 29,000 원

**【가산출원료】**

2 면 2,000 원

**【우선권주장료】**

0 건 0 원

**【심사청구료】**

5 항 269,000 원

**【합계】**

300,000 원

**【첨부서류】**

1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치 및 그 방법, 더욱 상세하게는 교환기 및 IWF간의 무선 데이터 서비스를 위한 국제 규격인 IS-685의 프레임 릴레이 인터페이스에 대해서 물리 계층에서의 가변적인 슈퍼-채널 할당이 가능하도록 해주는 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치 및 그 방법에 관한 것으로서, 본 발명에 의한 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치 및 그 방법에 의하면, 저속의 IS-95A 서비스와 고속의 IS-95B 서비스를 모두 지원할 수 있도록 E1 슈퍼-채널을 가변적으로 할당해 줌으로써, 고속의 IS-95B 기반의 데이터 서비스시 프레임 패스의 폭주로 인한 호 끊어짐 현상을 막아줄 수 있고 이로 인해 사용자들에게 보다 질 높은 이동통신 서비스를 제공할 수 있다는 뛰어난 효과가 있다.

**【대표도】**

도 1

**【색인어】**

CDMA 시스템, 교환기, IWF, E1 채널, 슈퍼-채널, SI 램, 통신 프로세서, 다중채널 제어부,

## 【명세서】

## 【발명의 명칭】

C D M A 시스템에서의 교환기 및 I W F 간 E1 채널 할당장치 및 그 방법{DEVICE AND METHOD FOR ALLOCATING E1 CHANNEL BETWEEN MSC AND IWF IN CDMA SYSTEM}

## 【도면의 간단한 설명】

도 1은 본 발명의 일 실시예에 따른 C D M A 시스템에서의 교환기 및 I W F 간 E1 채널 할당장치의 구성을 나타낸 기능블록도,

도 2a는 도 1에 따른 C D M A 시스템에서의 교환기 및 I W F 간 E1 채널 할당장치에서 송신 SI램의 구조를 나타낸 도면,

도 2b는 도 1에 따른 C D M A 시스템에서의 교환기 및 I W F 간 E1 채널 할당장치에서 수신 SI램의 구조를 나타낸 도면,

도 3은 도 1에 따른 C D M A 시스템에서의 교환기 및 I W F 간 E1 채널 할당방법을 나타낸 동작플로우차트,

도 4a는 도 1에 따른 C D M A 시스템에서의 교환기 및 I W F 간 E1 채널 할당장치에서 교환기 및 I W F 간 호처리 데이터 전송동작이 고속용 10채널의 슈퍼-채널을 통해 이루어지는 모습을 나타낸 신호흐름도,

도 4b는 도 1에 따른 C D M A 시스템에서의 교환기 및 I W F 간 E1 채널 할당장치에서 교환기 및 I W F 간 호처리 데이터 전송동작이 저속용 5채널의 슈퍼-채널을 통해 이루어지는 모습을 나타낸 신호흐름도이다.

## &lt;도면의 주요 부분에 대한 부호의 설명&gt;

- 100 : 채널 버퍼
- 200 : 송신 SI램
- 201 : 제 1 저속용 슈퍼채널 저장영역
- 202 : 제 1 고속용 슈퍼채널 저장영역
- 300 : 수신 SI램
- 301 : 제 2 저속용 슈퍼채널 저장영역
- 302 : 제 2 고속용 슈퍼채널 저장영역
- 400 : 통신 프로세서
- 500 : 다중채널 제어부
- 600 : 시리얼-패러럴 변환부

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<18> 본 발명은 C D M A (Code Division Multiple Access) 시스템(System)에서의 교환기 및 I W F (Inter Working Function; 이하 IWF라 칭함.)간 E1 채널(Channel) 할당장치 및 그 방법에 관한 것으로, 더욱 상세하게는 교환기 및

IWF간의 무선 데이터 서비스를 위한 국제 규격인 IS(International Standard)-685의 프레임 릴레이 인터페이스(Frame Relay Interface)에 대해서 물리 계층에서의 가변적인 슈퍼-채널(Super Channel) 할당이 가능하도록 해주는 CDMA 시스템에서의 교환기 및 IWF간 E1 채널 할당장치 및 그 방법에 관한 것이다.

<19> 현재까지 인-서비스(In-Service)중인 CDMA 무선 데이터 서비스는 IS-95A 기반의 저속(8/13Kbps) 데이터 서비스이다. 하지만, 현재 고려중인 IS-95B 기반의 CDMA 무선 데이터 서비스는 고속(64Kbps)의 데이터 서비스로써, 상대적으로 동일한 시간에 많은 양의 데이터 처리가 요구된다.

<20> 그러나, 현재 교환기 및 IWF간 E1 채널 할당방법은 5채널을 하나의 슈퍼-채널로 할당하는 방법을 사용하고 있는데, 이 E1 채널 할당방법은 저속의 IS-95A 기반의 데이터 서비스에는 적합하지만 고속의 IS-95B 기반의 데이터 서비스에 적용했을 경우에는 동일한 시간대에 처리해야 되는 데이터량의 증가로 인해 트래픽 패스(Traffic Path)의 폭주가 자주 발생함으로 호 처리중 호 접속이 자주 끊어지고, 이로인해 이동통신 서비스 질이 떨어지는 문제점이 있었다.

#### 【발명이 이루고자 하는 기술적 과제】

<21> 따라서, 본 발명은 상기와 같은 종래의 문제점을 해결하기 위해 이루어진 것으로서, 본 발명의 목적은 교환기 및 IWF간 IS-95A, IS95B 기반의 데이터 서비스시 트래픽 패스의 폭주로 인한 호 끊어짐 현상을 막아줌으로써, 사용자들에게 보다 질

높은 이동통신 서비스를 제공할 수 있도록 해주기 위한 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치 및 그 방법을 제공하는 데 있다.

- <22>      상기와 같은 목적을 달성하기 위하여 본 발명 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치는, 교환기 및 IWF 간 호처리 데이터를 송/수신하기 위해 E1 채널을 할당해 주는 CDMA 시스템에서의 E1 채널 할당장치에 있어서,
- <23>      송/수신 호처리 데이터를 수신받아 저장하는 채널 버퍼;
- <24>      상기 IWF로 호처리 데이터를 송신할 때 5채널로 이루어진 송신용 슈퍼-채널을 운용할 것인지, 아니면 10채널로 이루어진 송신용 슈퍼-채널을 운용할 것인지에 대한 E1 채널 할당정보를 저장하는 송신 SI램;
- <25>      상기 IWF에서 전송한 호처리 데이터를 수신할 때 5채널로 이루어진 수신용 슈퍼-채널을 운용할 것인지, 아니면 10채널로 이루어진 수신용 슈퍼-채널을 운용할 것인지에 대한 E1 채널 할당정보를 저장하는 수신 SI램;
- <26>      상기 채널 버퍼에 저장된 호처리 데이터를 리드한 후 전송하는 한편 호처리 데이터를 수신받으면 상기 채널 버퍼에 저장시키고, 호 셋업 과정중 상위 프로세서로부터 현재 처리중인 다수개의 호 유형에 대한 정보를 수신받으면 그 호 유형에 관한 정보를 이용하여 현재 처리중인 다수개의 호중에서 고속인 호가 많은지 아니면 저속인 호가 많은지의 여부를 파악하며, 이후 저속인 호가 많을 경우 상기 송/수신 SI램의 E1 채널 할당정보를 10채널의 슈퍼-채널로 운용되도록 변경시키는 한편 고속인 호가 많을 경우 상기 송/수신 SI램의 E1 채널 할당정보를 5채널의 슈퍼-채널로 운용되도록 변경시키는 통신

프로세서;

- <27>      상기 송/수신 SI램에 저장된 E1 채널 할당정보를 리드함과 동시에 그 E1 채널 할당 정보를 이용하여 E1 채널을 저속용 5채널의 슈퍼-채널 또는 고속용 10채널의 슈퍼-채널로 할당하는 다중채널 제어부; 및
- <28>      상기 통신 프로세서로부터 호처리 데이터를 수신받음과 동시에 시리얼 데이터로 변환한 후 해당 슈퍼-채널을 통해 상기 IWF로 전송하는 한편, 상기 IWF로부터 해당 슈퍼-채널을 통해 호처리 데이터를 수신받으면 패러럴 데이터로 변환한 후 상기 통신 프로세서로 전송하는 시리얼-패러럴 변환부로 구성된 것을 특징으로 한다.
- <29>      또한, 본 발명 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당방법은, 통신 프로세서가 호 셋업 과정중에 상위 프로세서로부터 현재 처리중인 다수개의 호 유형에 대한 정보를 수신받는 제 1 단계;
- <30>      상기 통신 프로세서가 그 호 유형에 관한 정보를 이용하여 현재 처리중인 다수개의 호중에서 고속인 호가 많은지 아니면 저속인 호가 많은지의 여부를 파악하는 제 2 단계 ;
- <31>      상기 제 2 단계에서 현재 처리중인 다수개의 호중에서 고속인 호가 많으면, 상기 통신 프로세서가 상기 송/수신 SI램의 제 1, 2 고속용 슈퍼채널 저장영역을 액티브 영역으로 지정함과 동시에 상기 송/수신 SI램의 제 1, 2 저속용 슈퍼채널 저장영역을 슬로우 영역으로 지정하는 제 3 단계; 및
- <32>      상기 다중채널 제어부가 상기 송/수신 SI램에 저장된 제 1, 2 고속용 슈퍼채널 저

장영역의 E1 채널 할당정보를 리드한 후 그 E1 채널 할당정보에 따라 E1 채널을 고속용 10채널의 슈퍼-채널로 할당하는 제 4 단계로 이루어진 것을 특징으로 한다.

### 【발명의 구성 및 작용】

- <33> 이하, 본 발명의 일 실시예에 의한 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치 및 그 방법에 대하여 첨부된 도면을 참조하여 상세히 설명하기로 한다.
- <34> 도 1은 본 발명의 일 실시예에 의한 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치의 기능블록도로서, 본 발명의 일 실시예에 의한 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치는 모토롤라사에서 설계한 'MPC8260'칩을 이용하여 구현할 수 있으며, 채널 버퍼(Channel Buffer)(100), 송신 SI램(Serial Interface routing RAM; 이하 SI램이라 칭함.)(200), 수신 SI램(300), 통신 프로세서(CPM : Communication Processor Module)(400), 다중채널 제어부(500), 및 시리얼-패러럴(Serial-Parallel) 변환부(600)로 구성되어 있다.
- <35> 상기 채널 버퍼(100)는 상위 프로세서에서 전송한 호처리 데이터를 수신받아 저장하는 한편, 상기 통신 프로세서(400)에서 출력한 호처리 데이터를 입력받아 저장하는 메모리이다.
- <36> 또한, 상기 송신 SI램(200)은 16비트(bit) 엔트리를 한개의 E1 기준으로 비트 혹은 바이트 단위로 명시한 루팅 테이블로써, 상기 IWF(1)로 호처리 데이터를 송신할 때 5채널로 이루어진 송신용 슈퍼-채널을 운용할 것인지, 아니면 10채널로 이루어진 송신용 슈퍼-채널을 운용할 것인지에 대한 E1 채널 할당정보를 저장하는 메모리이며, 도 2a에 도

시한 바와 같이 제 1 저속용 슈퍼채널 저장영역(201), 및 제 1 고속용 슈퍼채널 저장영역(202)로 구성되어 있다.

<37> 이때, 상기 송신 SI램(200)의 제 1 저속용 슈퍼채널 저장영역(201)은 5채널로 이루어진 송신용 슈퍼-채널에 관한 E1 채널 할당정보를 저장하는 메모리 영역이다.

<38> 또한, 상기 송신 SI램(200)의 제 1 고속용 슈퍼채널 저장영역(202)은 10채널로 이루어진 송신용 슈퍼-채널에 관한 E1 채널 할당정보를 저장하는 메모리 영역이다.

<39> 한편, 상기 수신 SI램(300)은 16비트(bit) 엔트리를 한개의 E1 기준으로 비트 혹은 바이트 단위로 명시한 루팅 테이블로써, 상기 IWF(1)에서 전송한 호처리 데이터를 수신할 때 5채널로 이루어진 수신용 슈퍼-채널을 운용할 것인지, 아니면 10채널로 이루어진 수신용 슈퍼-채널을 운용할 것인지에 대한 E1 채널 할당정보를 저장하는 메모리이며, 도 2b에 도시한 바와 같이 제 2 저속용 슈퍼채널 저장영역(301), 및 제 2 고속용 슈퍼채널 저장영역(302)로 구성되어 있다.

<40> 이때, 상기 수신 SI램(300)의 제 2 저속용 슈퍼채널 저장영역(301)은 5채널로 이루어진 수신용 슈퍼-채널에 관한 E1 채널 할당정보를 저장하는 메모리 영역이다.

<41> 또한, 상기 수신 SI램(300)의 제 2 고속용 슈퍼채널 저장영역(302)은 10채널로 이루어진 수신용 슈퍼-채널에 관한 E1 채널 할당정보를 저장하는 메모리 영역이다.

<42> 한편, 상기 통신 프로세서(400)는 상기 채널 버퍼(100)에 저장된 호처리 데이터를 리드한 후 상기 시리얼-패러럴 변환부(600)로 전송하는 한편, 상기 시리얼-패러럴 변환부(600)로부터 호처리 데이터를 수신받으면 상기 채널 버퍼(100)에 저장시키는 프로세서로써, 호 셋업 과정중 상위 프로세서로부터 현재 처리중인 다수개의 호 유형에 대한 정

보를 수신받으면 그 호 유형에 관한 정보를 이용하여 현재 처리중인 다수개의 호중에서 고속인 호가 많은지 아니면 저속인 호가 많은지의 여부를 파악하고, 이후 저속인 호가 많을 경우 상기 송/수신 SI 램(200, 300)의 E1 채널 할당정보를 10채널의 슈퍼-채널로 운용되도록 변경시키는 한편, 고속인 호가 많을 경우 상기 송/수신 SI 램(200, 300)의 E1 채널 할당정보를 5채널의 슈퍼-채널로 운용되도록 변경시키는 역할을 한다.

<43> 또한, 상기 다중채널 제어부(500)는 상기 송/수신 SI 램(200, 300)에 저장된 E1 채널 할당정보를 리드함과 동시에 그 E1 채널 할당정보를 이용하여 E1 채널을 저속용 5채널의 슈퍼-채널 또는 고속용 10채널의 슈퍼-채널로 할당하는 역할을 한다.

.....<44> 한편, 상기 시리얼-패러럴 변환부(600)는 상기 통신 프로세서(400)로부터 호처리..... 데이터를 수신받음과 동시에 시리얼 데이터로 변환한 후 해당 슈퍼-채널을 통해 상기 IWF(1)로 전송하는 한편, 상기 IWF(1)로부터 해당 슈퍼-채널을 통해 호처리 데이터를 수신받으면 패러럴 데이터로 변환한 후 상기 통신 프로세서(400)로 전송하는 역할을 한다.

<45> 그러면, 상기와 같은 구성을 가지는 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치를 이용한 본 발명의 일 실시예에 의한 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당방법에 대해 설명하기로 한다.

<46> 도 3은 본 발명의 일 실시예에 의한 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당방법을 나타내는 동작플로우차트이다.

<47> 먼저, 상기 통신 프로세서(400)는 호 셋업 과정중에 상위 프로세서로부터 현재 처리중인 다수개의 호 유형에 대한 정보를 수신받는다(S1).

<48>        그런후, 상기 통신 프로세서(400)는 그 호 유형에 관한 정보를 이용하여 현재 처리 중인 다수개의 호중에서 고속인 호가 많은지 아니면 저속인 호가 많은지의 여부를 파악한다(S2).    여기서, 상술한 고속인 호는 8/13 Kbps의 속도를 갖는 IS-95A 서비스를 의미하고, 상술한 저속인 호는 64 Kbps의 속도를 갖는 IS-95B 서비스를 의미한다.

<49>        이때, 상기 제 2 단계(S2)에서 현재 처리 중인 다수개의 호중에서 고속인 호가 많으면, 상기 통신 프로세서(400)는 상기 송/수신 SI램(200, 300)의 제 1, 2 고속용 슈퍼채널 저장영역(202, 302)을 액티브 영역으로 지정함과 동시에 상기 송/수신 SI램(200, 300)의 제 1, 2 저속용 슈퍼채널 저장영역(201, 301)을 쉐도우 영역으로 지정한다(S3).

... - <50>        그러면, 상기 다중채널 제어부(500)는 상기 송/수신 SI(200, 300)램에 저장된 제 1, 2 고속용 슈퍼채널 저장영역(202, 302)의 E1 채널 할당정보를 리드한 후 그 E1 채널 할당정보를 이용하여 E1 채널을 고속용 10채널의 슈퍼-채널로 할당한다(S4).    따라서, CDMA 시스템내 교환기 및 IWF간 호처리 데이터 전송은 도 4a에 도시한 바와 같이, 한 주기동안 고속용 10채널의 슈퍼-채널을 통해 이루어지게 된다.

<51>        한편, 상기 제 2 단계(S2)에서 현재 처리 중인 다수개의 호중에서 저속인 호가 많으면, 상기 통신 프로세서(400)는 상기 송/수신 SI램(200, 300)의 제 1, 2 저속용 슈퍼채널 저장영역(201, 301)을 액티브 영역으로 지정함과 동시에 상기 송/수신 SI램(200, 300)의 제 1, 2 고속용 슈퍼채널 저장영역(202, 302)을 쉐도우 영역으로 지정한다(S5).

<52>        그러면, 상기 다중채널 제어부(500)는 상기 송/수신 SI램(200, 300)에 저장된 제 1, 2 저속용 슈퍼채널 저장영역(201, 301)의 E1 채널 할당정보를 리드한 후 그 E1 채널

할당정보를 이용하여 E1 채널을 저속용 5채널의 슈퍼-채널로 할당한다(S6). 따라서, CDMA 시스템내 교환기 및 IWF간 호처리 데이터 전송은 도 4b에 도시한 바와 같이, 한 주기동안 저속용 5채널의 슈퍼-채널을 통해 이루어지게 된다.

#### 【발명의 효과】

<53> 상술한 바와 같이 본 발명에 의한 CDMA 시스템에서의 교환기 및 IWF간 E1 채널 할당장치 및 그 방법에 의하면, 저속의 IS-95A 서비스와 고속의 IS-95B 서비스를 모두 지원할 수 있도록 E1 슈퍼-채널을 가변적으로 할당해 줌으로써, 고속의 IS-95B 기반의 데이터 서비스시 프레임 패스의 폭주로 인한 호 끊어짐 현상을 막아줄 수 있고 이로 인해 사용자들에게 보다 질 높은 이동통신 서비스를 제공할 수 있다는 뛰어난 효과가 있다.

**【특허청구범위】****【청구항 1】**

교환기 및 IWF 간 호처리 데이터를 송/수신하기 위해 E1 채널을 할당해 주는 C DMA 시스템에서의 E1 채널 할당장치에 있어서,

송 /수신 호처리 데이터를 수신받아 저장하는 채널 버퍼;

상기 IWF로 호처리 데이터를 송신할 때 5채널로 이루어진 송신용 슈퍼-채널을 운용할 것인지, 아니면 10채널로 이루어진 송신용 슈퍼-채널을 운용할 것인지에 대한 E1 채널 할당정보를 저장하는 송신 SI램;

상기 IWF에서 전송한 호처리 데이터를 수신할 때 5채널로 이루어진 수신용 슈퍼-채널을 운용할 것인지, 아니면 10채널로 이루어진 수신용 슈퍼-채널을 운용할 것인지에 대한 E1 채널 할당정보를 저장하는 수신 SI램;

상기 채널 버퍼에 저장된 호처리 데이터를 리드한 후 전송하는 한편 호처리 데이터를 수신받으면 상기 채널 버퍼에 저장시키고, 호 셋업 과정중 상위 프로세서로부터 현재 처리중인 다수개의 호 유형에 대한 정보를 수신받으면 그 호 유형에 관한 정보를 이용하여 현재 처리중인 다수개의 호중에서 고속인 호가 많은지 아니면 저속인 호가 많은지의 여부를 파악하며, 이후 저속인 호가 많을 경우 상기 송/수신 SI램의 E1 채널 할당정보를 10채널의 슈퍼-채널로 운용되도록 변경시키는 한편 고속인 호가 많을 경우 상기 송/수신 SI램의 E1 채널 할당정보를 5채널의 슈퍼-채널로 운용되도록 변경시키는 통신 프로세서;

상기 송/수신 SI램에 저장된 E1 채널 할당정보를 리드함과 동시에 그 E1 채널 할

당정보를 이용하여 E1 채널을 저속용 5채널의 슈퍼-채널 또는 고속용 10채널의 슈퍼-채널로 할당하는 다중채널 제어부; 및

상기 통신 프로세서로부터 호처리 데이터를 수신받음과 동시에 시리얼 데이터로 변환한 후 해당 슈퍼-채널을 통해 상기 IWF로 전송하는 한편, 상기 IWF로부터 해당 슈퍼-채널을 통해 호처리 데이터를 수신받으면 패러럴 데이터로 변환한 후 상기 통신 프로세서로 전송하는 시리얼-패러럴 변환부로 구성된 것을 특징으로 하는 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치.

#### 【청구항 2】

제 1항에 있어서,

상기 송신 SI램은, 5채널로 이루어진 송신용 슈퍼-채널에 관한 E1 채널 할당정보를 저장하는 제 1 저속용 슈퍼채널 저장영역; 및

10채널로 이루어진 송신용 슈퍼-채널에 관한 E1 채널 할당정보를 저장하는 제 1 고속용 슈퍼채널 저장영역으로 구성된 것을 특징으로 하는 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치.

#### 【청구항 3】

제 1항에 있어서,

상기 수신 SI램은, 5채널로 이루어진 수신용 슈퍼-채널에 관한 E1 채널 할당정보를 저장하는 제 2 저속용 슈퍼채널 저장영역; 및

10채널로 이루어진 수신용 슈퍼-채널에 관한 E1 채널 할당정보를 저장하는 제 2 고속용 슈퍼채널 저장영역으로 구성된 것을 특징으로 하는 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치.

#### 【청구항 4】

통신 프로세서가 호 셋업 과정중에 상위 프로세서로부터 현재 처리중인 다수개의 호 유형에 대한 정보를 수신받는 제 1 단계;

상기 통신 프로세서가 그 호 유형에 관한 정보를 이용하여 현재 처리중인 다수개의 호중에서 고속인 호가 많은지 아니면 저속인 호가 많은지의 여부를 파악하는 제 2 단계;

상기 제 2 단계에서 현재 처리중인 다수개의 호중에서 고속인 호가 많으면, 상기 통신 프로세서가 상기 송/수신 SI램의 제 1, 2 고속용 슈퍼채널 저장영역을 액티브 영역으로 지정함과 동시에 상기 송/수신 SI램의 제 1, 2 저속용 슈퍼채널 저장영역을 슬로우 영역으로 지정하는 제 3 단계; 및

상기 다중채널 제어부가 상기 송/수신 SI램에 저장된 제 1, 2 고속용 슈퍼채널 저장영역의 E1 채널 할당정보를 리드한 후 그 E1 채널 할당정보에 따라 E1 채널을 고속용 10채널의 슈퍼-채널로 할당하는 제 4 단계로 이루어진 것을 특징으로 하는 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치.

## 【청구항 5】

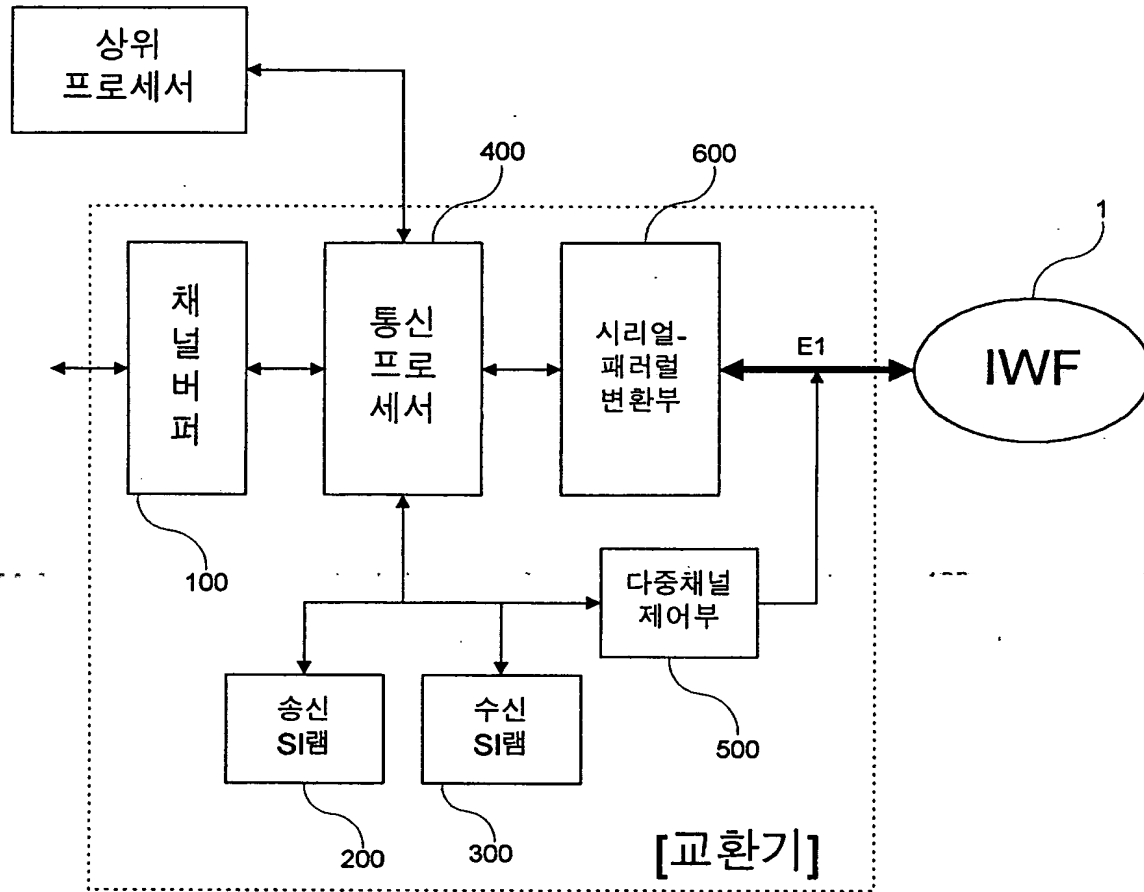
제 4항에 있어서,

상기 제 2 단계에서 현재 처리중인 다수개의 호중에서 저속인 호가 많으면, 상기 통신 프로세서가 상기 송/수신 SI램의 제 1, 2 저속용 슈퍼채널 저장영역을 액티브 영역으로 지정함과 동시에 상기 송/수신 SI램의 제 1, 2 고속용 슈퍼채널 저장영역을 웨도우 영역으로 지정하는 제 5 단계; 및

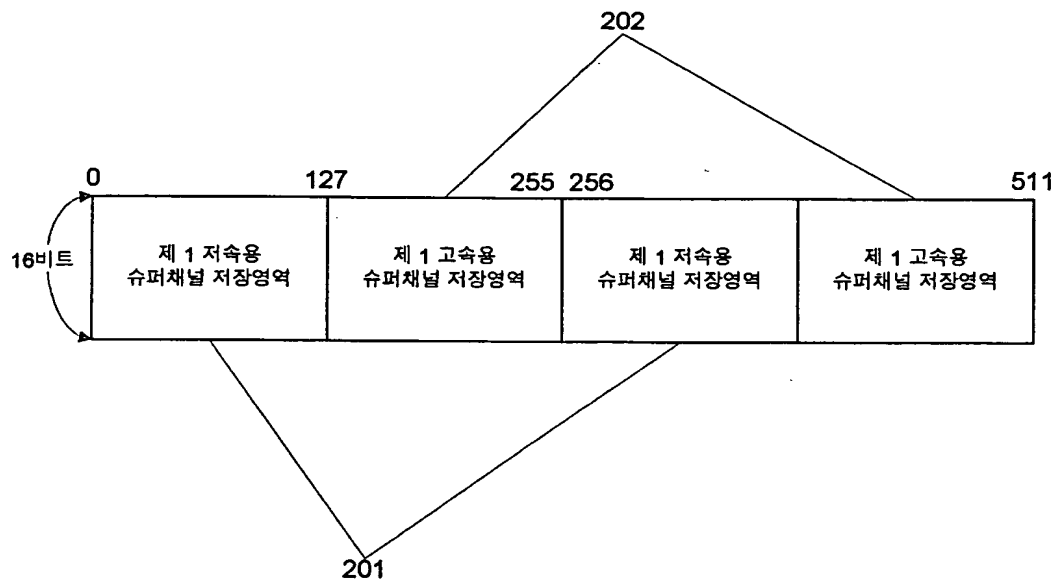
상기 다중채널 제어부가 상기 송/수신 SI램에 저장된 제 1, 2 저속용 슈퍼채널 저장영역의 E1 채널 할당정보를 리드한 후 그 E1 채널 할당정보에 따라 E1 채널을 저속용 5채널의 슈퍼-채널로 할당하는 제 6 단계를 추가로 포함시킴을 특징으로 하는 CDMA 시스템에서의 교환기 및 IWF 간 E1 채널 할당장치.

## 【도면】

【도 1】

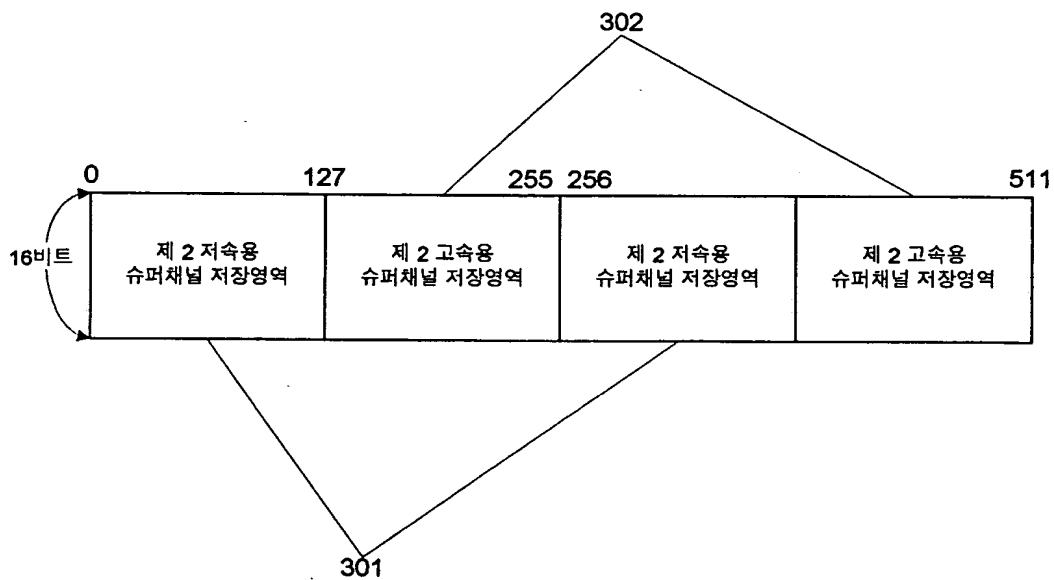


【도 2a】



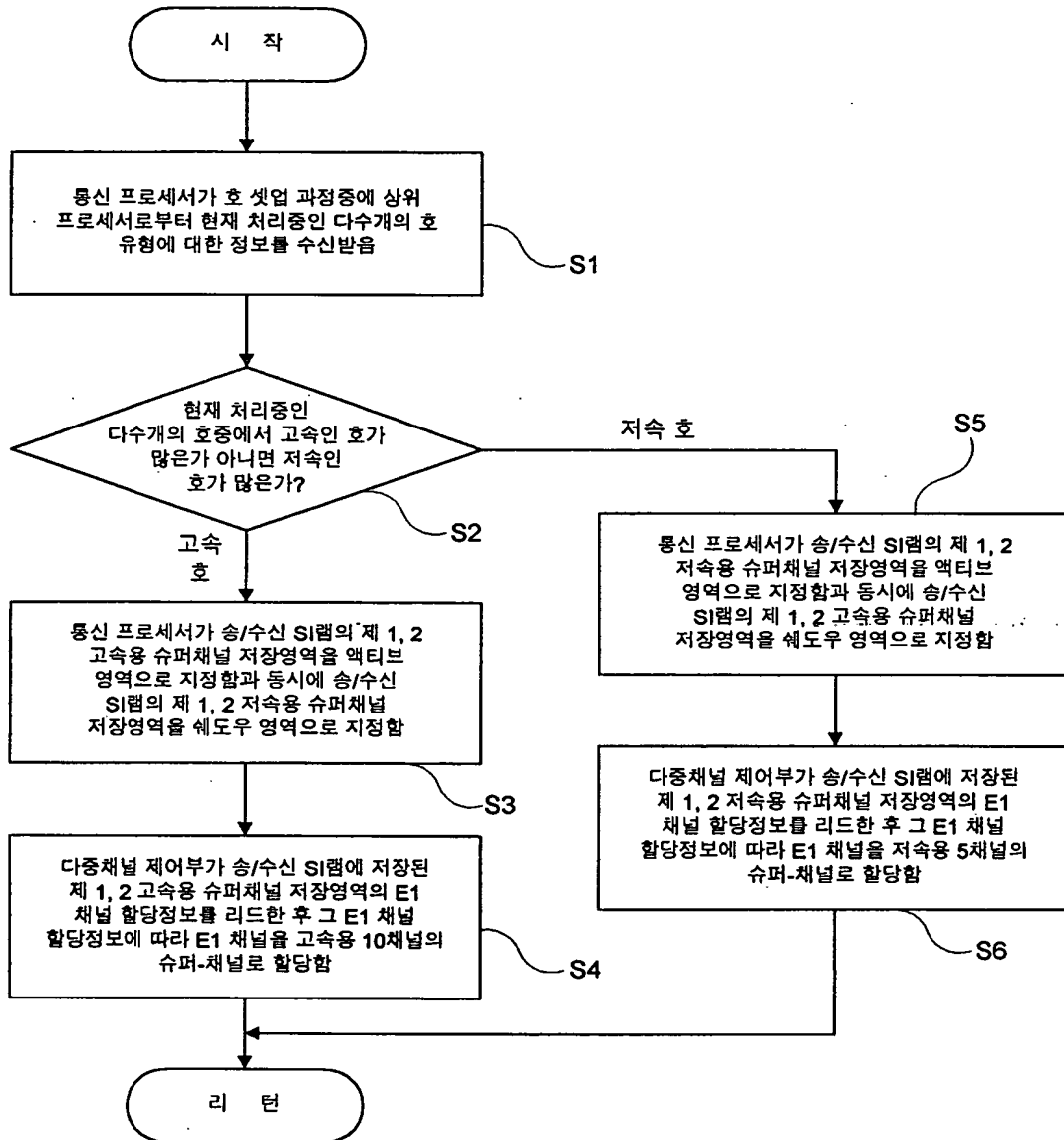
[송신 SI램(200)]

【도 2b】

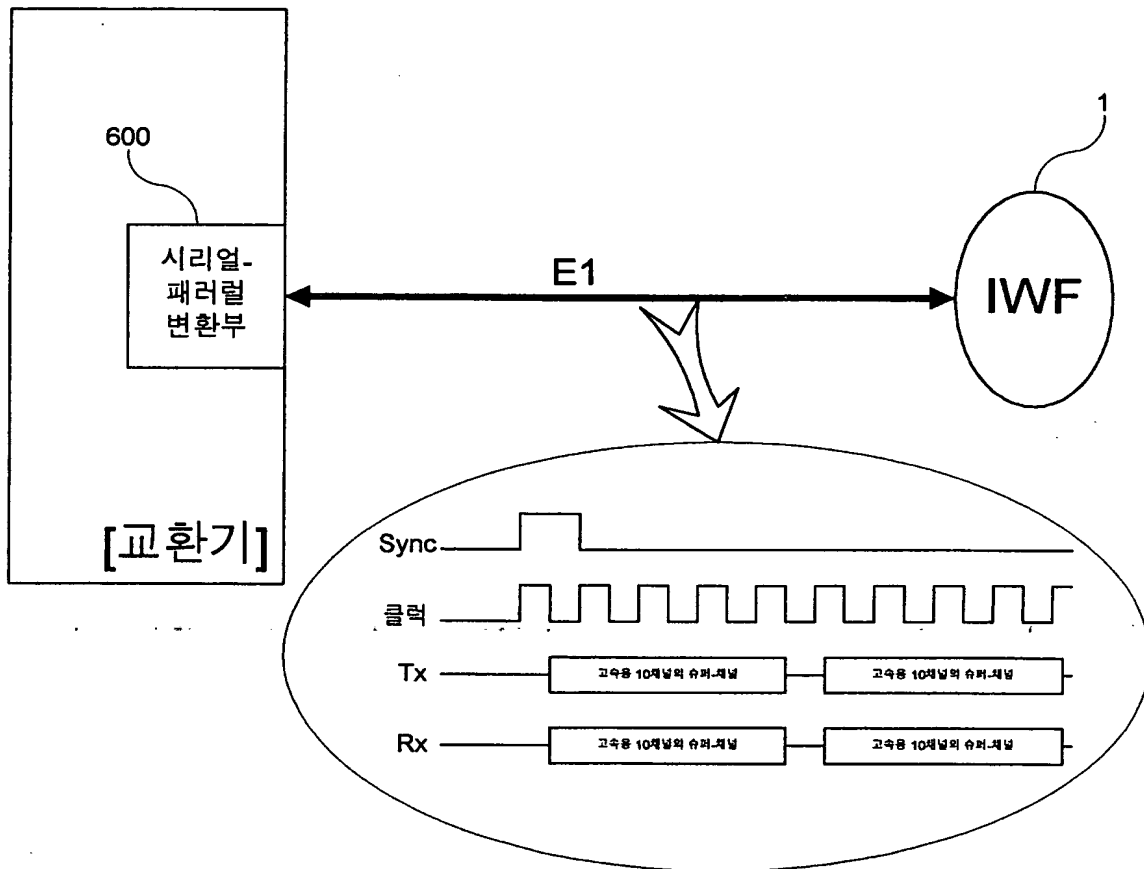


[수신 SI램(300)]

【도 3】



【도 4a】



【도 4b】

